

UCB-21489
ユーザーズマニュアル
第1版

金子システム株式会社

ご注意

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、当社ホームページを通じて公開される情報を参照ください。
2. 当社から提供する情報の正確性と信頼性には万全を尽くしていますが、誤りがないことを保証するものではありません。当社はその使用に対する責任を一切負いません。その使用によって第三者の特許権、著作権その他知的財産が侵害された場合でも、同様に責任を負いません。
3. 本資料は、当社の書面による事前の明示同意がない限り、いかなる形式でも複製できません。
4. 当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。

目次

1	はじめに.....	4
1.1	パッケージ内容.....	4
2	ハードウェア・リファレンス.....	5
2.1	製品外観.....	5
2.2	ブロック図.....	6
2.3	外形寸法.....	7
2.4	DIP スイッチの設定.....	7
2.5	コネクタ仕様.....	8
2.6	使用可能な JTAG-ICE.....	11
3	更新履歴.....	12

1 はじめに

このたびは当社製品をご購入いただき、ありがとうございます。

本製品は、アナログ・デバイセズ社 DSP である SHARC ADSP-21489 を使用した DSP ボードです。本製品 UCB-21489 の特徴は以下の通りです。

- 70mm×50mm と小型で、実験や試作に最適です
- SHARC の動作に必要な電源は基板にて生成するため、3.6～5V を供給すれば動作いたします
- 基板はスタックして使用することができ、SHARC プロセッサを複数同時に使用することができます
- DIP スイッチにより、ブートモードが切り換えられるため、ご都合に合わせたブートが指定可能です
- 32M バイトの SDRAM を搭載
- SPI フラッシュ、パラレルフラッシュの 2 種類のフラッシュメモリを搭載

また、ADSP-21489 プロセッサの特徴は以下の通りです。

- 高性能オーディオ処理に最適化された 32bit/40bit 浮動小数点プロセッサ
- 最大 400MHz コアクロックで動作し、SIMD 演算アーキテクチャを採用
- 5M ビットのオンチップ RAM を内蔵
- FIR、IIR、FFT アクセラレータを内蔵
- S/PDIF トランスミッタ・レシーバと、8 チャンネルのサンプルレートコンバータ(SRC)を内蔵
- SPI、TWI、UART、WDT 等のペリフェラルを内蔵
- 176 ピン LQFP パッケージ

詳細は、アナログ・デバイセズ社の ADSP-21489 のサイトを参照ください。

<http://www.analog.com/jp/processors-dsp/sharc/adsp-21489/processors/product.html>

関連する技術資料は、以下を参照ください。

<http://www.analog.com/jp/processors-dsp/sharc/adsp-21489/processors/technical-documentation/index.html>

1.1 パッケージ内容

UCB-21489 のパッケージには、以下が含まれます。

表 1 パッケージ内容

内容	数量
UCB-21489 ボード	1 枚

2 ハードウェア・リファレンス

2.1 製品外観

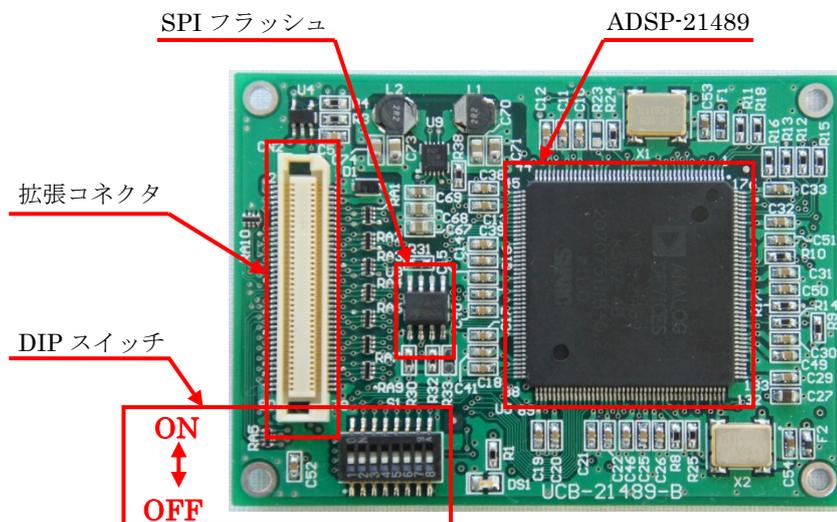


図 1 表面写真

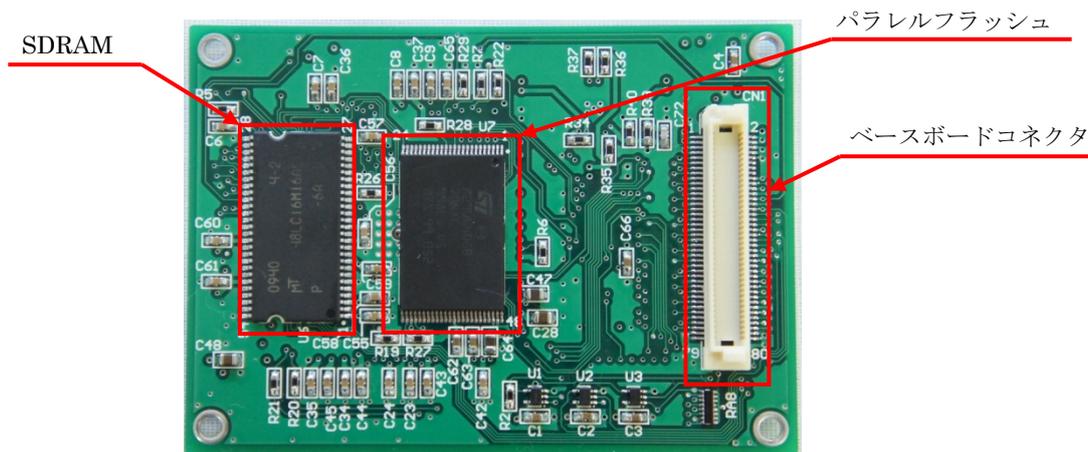


図 2 裏面写真

ご使用前に、DIPスイッチの保護シートをはがしてください。

2.2 ブロック図

ここでは、UCB-21489 ボード上のプロセッサの構成を説明します。

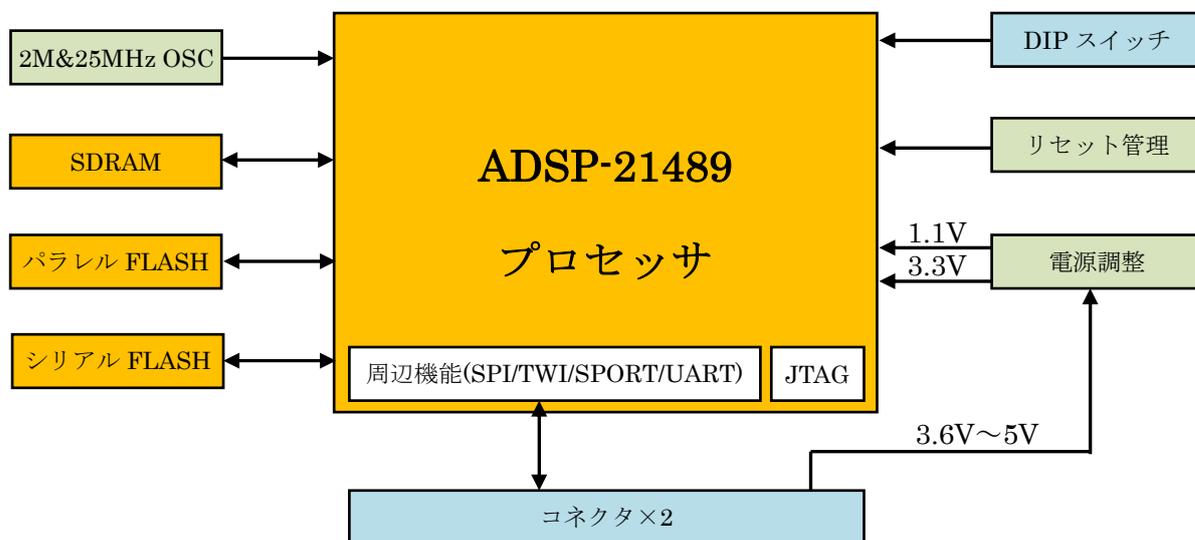


図 3 簡易ブロック図

UCB-21489 は、ADSP-21489 SHARC プロセッサを中心に、以下の機能で構成されています。

- コネクタ×2
- 32M バイト SDRAM
- 8M バイトパラレルフラッシュ
- 2M バイトシリアルフラッシュ
- DIP スイッチ (ブートモード、フラッシュメモリのライトプロテクトを設定)
- 25MHz と 2MHz の OSC
- 1.1V・3.3V DC-DC レギュレータ
- リセット管理 (リセットスーパーバイザ)

2.3 外形寸法

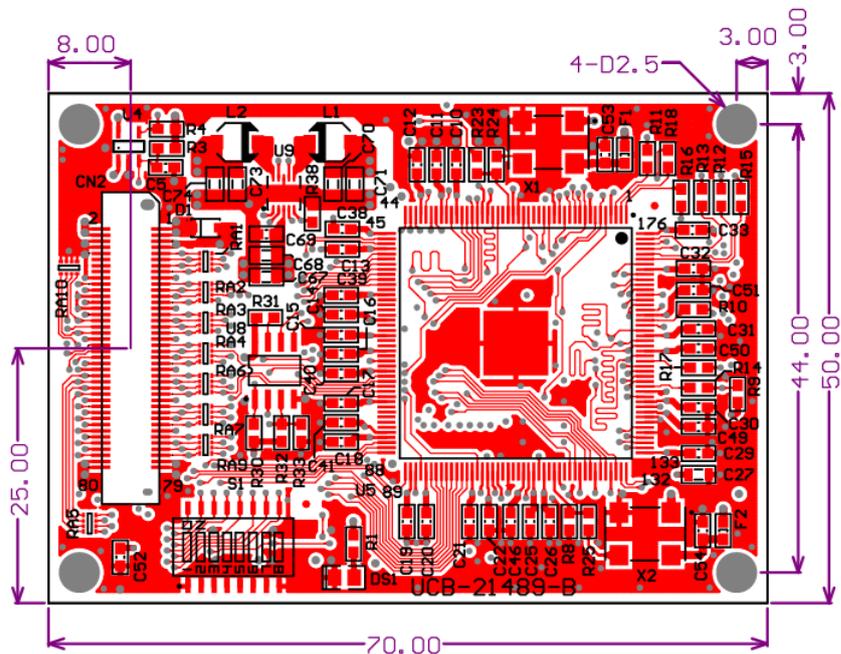


図 4 基板外形図

2.4 DIP スイッチの設定

ADSP-21489 のブートモードの設定や JTAG のカスケード切換え、フラッシュメモリのライトプロテクトを行います。

表 2 DIP スイッチ機能表

番号	操作	説明
1	ON	JTAG のカスケードを有効にします。UCB-21489 をスタックして使用する場合、最上位の基板は OFF、下の基板は ON に設定してください。
	OFF	JTAG のカスケードを無効にします。UCB-21489 を単体で使用する場合、又はスタックした場合、最上位の基板は OFF に設定してください。
2	ON	BMODE_CFG1 ピンの論理を L に設定します。
	OFF	BMODE_CFG1 ピンの論理を H に設定します。
3	ON	BMODE_CFG0 ピンの論理を L に設定します。
	OFF	BMODE_CFG0 ピンの論理を H に設定します。
4	ON	CLK_CFG1 ピンの論理を L に設定します。
	OFF	CLK_CFG1 ピンの論理を H に設定します。
5	ON	パラレルフラッシュメモリ(U7)のライトプロテクトを有効にします。
	OFF	パラレルフラッシュメモリ(U7)のライトプロテクトを無効にし

		ます。
6	ON	シリアルフラッシュメモリ(U8)のライトプロテクトを有効にします。
	OFF	シリアルフラッシュメモリ(U8)のライトプロテクトを無効にします。

各ブートモードに対応したスイッチ 2~3 の設定は以下の通りです。

ブートモードの詳細は、アナログ・デバイセズ社「ADSP-214xx SHARC Processor Hardware Reference」を参照ください。なお、BOOT_CFG2 ピンは'L'に固定されています。

表 3 ブートモードと DIP スイッチの対応

ブートモード	スイッチ		備考
	2	3	
000 SPI Slave Boot	ON	ON	
001 SPI Master Boot	ON	OFF	SPI フラッシュメモリからブートする場合は、この設定にしてください。
010 AMI User Boot (for 8-bit Flash Boot)	OFF	ON	パラレルフラッシュメモリからブートする場合は、この設定にしてください。
011 No boot (processor executes from internal ROM after reset)	OFF	OFF	

2.5 コネクタ仕様

ベースボード接続用コネクタ(CN1)と、スタック用コネクタ(CN2)の 2 種類あり、JTAG を除く、**CN1 と CN2 の同じピン番号は直結しています**。使用しているコネクタは以下の通りです。

表 4 使用コネクタ

コネクタ番号	使用コネクタ	ベースボード側適合コネクタ
CN1	ヒロセ電機 FX8-80P-SV1	ヒロセ電機 FX8-80S-SV
CN2	ヒロセ電機 FX8-80S-SV	—

※ 各表の入出力は、ADSP-21489 からみたもので、信号名の最後に # が付く名前は、負論理 (Low アクティブ) であることを示します。

※ 各ピンの詳細は、アナログ・デバイセズ社「ADSP-214xx SHARC Processor Hardware Reference」を参照ください。

表 5 CN1・CN2 コネクタ仕様

ピン番号	信号名	入出力	説明
1	VCC_5V	—	3.6V~5V 電源
2	VCC_5V	—	3.6V~5V 電源
3	VCC_5V	—	3.6V~5V 電源
4	VCC_5V	—	3.6V~5V 電源
5	GND	—	電源グラウンド
6	GND	—	電源グラウンド
7	GND	—	電源グラウンド
8	GND	—	電源グラウンド
9	DAI20	入出力	DAI20
10	NC	—	未接続
11	DAI19	入出力	DAI19
12	NC	—	未接続
13	DAI18	入出力	DAI18
14	NC	—	未接続
15	DAI17	入出力	DAI17
16	NC	—	未接続
17	GND	—	電源グラウンド
18	GND	—	電源グラウンド
19	DAI16	入出力	DAI16
20	RESET_OUT#	出力	リセット出力
21	DAI15	入出力	DAI15
22	RESET_IN#	入力	リセット入力
23	DAI14	入出力	DAI14
24	GND	—	電源グラウンド
25	DAI13	入出力	DAI13
26	NC	—	未接続
27	GND	—	電源グラウンド
28	GND	—	電源グラウンド
29	DAI12	入出力	DAI12
30	JTAG_EMU#	出力	JTAG_EMU# ADI 製 JTAG-ICE の EMU ピンに接続してください

31	DAI11	入出力	DAI11
32	JTAG_TMS	入力	JTAG_TMS ADI 製 JTAG-ICE の TMS ピンに接続してください
33	DAI10	入出力	DAI10
34	JTAG_TCK	入力	JTAG_TCK ADI 製 JTAG-ICE の TCK ピンに接続してください
35	DAI9	入出力	DAI9
36	JTAG_TRST#	入力	JTAG_TRST# ADI 製 JTAG-ICE の TRST#ピンに接続してください
37	GND	—	電源グラウンド
38	GND	—	電源グラウンド
39	DAI8	入出力	DAI8
40	JTAG_TDI	入力	JTAG_TDI ADI 製 JTAG-ICE の TDI ピンに接続してください
41	DAI7	入出力	DAI7
42	JTAG_TDO	出力	JTAG_TDO ADI 製 JTAG-ICE の TDO ピンに接続してください
43	DAI6	入出力	DAI6
44	RESERVE	—	拡張用ピン 何も接続しないでください
45	DAI5	入出力	DAI5
46	RESERVE	—	拡張用ピン 何も接続しないでください
47	GND	—	電源グラウンド
48	GND	—	電源グラウンド
49	DAI4	入出力	DAI4
50	FLAG0	入出力	FLAG0
51	DAI3	入出力	DAI3
52	FLAG1	入出力	FLAG1
53	DAI2	入出力	DAI2
54	FLAG2	入出力	FLAG2
55	DAI1	入出力	DAI1
56	FLAG3	入出力	FLAG3
57	GND	—	電源グラウンド
58	GND	—	電源グラウンド
59	DPI14	入出力	DPI14
60	RESERVE	—	拡張用ピン 何も接続しないでください

61	DPI13	入出力	DPI13
62	RESERVE	—	拡張用ピン 何も接続しないでください
63	DPI12	入出力	DPI12
64	RESERVE	—	拡張用ピン 何も接続しないでください
65	DPI11	入出力	DPI11
66	RESERVE	—	拡張用ピン 何も接続しないでください
67	GND	—	電源グラウンド
68	GND	—	電源グラウンド
69	DPI10	入出力	DPI10
70	RESERVE	—	拡張用ピン 何も接続しないでください
71	DPI9	入出力	DPI9
72	RESERVE	—	拡張用ピン 何も接続しないでください
73	DPI8	入出力	DPI8
74	RESERVE	—	拡張用ピン 何も接続しないでください
75	DPI7	入出力	DPI7
76	RESERVE	—	拡張用ピン 何も接続しないでください
77	GND	—	電源グラウンド
78	GND	—	電源グラウンド
79	GND	—	電源グラウンド
80	GND	—	電源グラウンド

2.6 使用可能な JTAG-ICE

本製品には、以下の JTAG-ICE を使用することが可能です。

表 6 JTAG-ICE

製品名	備考
Analog Devices ADZS-HPUSB-ICE	http://www.analog.com/jp/processors-dsp/sharc/usb-emulatorbf/processors/product.html
Analog Devices ADZS-USB-ICE	http://www.analog.com/jp/processors-dsp/sharc/usb-emulatorbf/processors/product.html

3 更新履歴

版	更新日	更新内容
第1版	2012/04/12	初版発行