

TUNA-CAN
(型番 : EVB-AUD4)
ユーザーズマニュアル
第 2 版

金子システム株式会社

ご注意

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、当社ホームページを通じて公開される情報を参照ください。
2. 当社から提供する情報の正確性と信頼性には万全を尽くしていますが、誤りがないことを保証するものではありません。当社はその使用に対する責任を一切負いません。その使用によって第三者の特許権、著作権その他知的財産が侵害された場合でも、同様に責任を負いません。
3. 本資料は、当社の書面による事前の明示同意がない限り、いかなる形式でも複製できません。
4. 当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。

目次

1	はじめに.....	3
1.1	パッケージ内容.....	3
2	ハードウェア・リファレンス.....	4
2.1	製品外観.....	4
2.2	ブロック図.....	4
2.3	外形寸法.....	5
2.4	電気特性.....	5
2.5	CN1 コネクタ仕様.....	6
2.6	CN2 コネクタ仕様.....	7
2.7	P1 コネクタ仕様.....	7
2.8	JTAGヘッダ.....	8
3	ソフトウェアに関して.....	8
3.1	使用可能なコンパイラ.....	8
3.2	SPIフラッシュメモリへの書き込み.....	9
4	更新履歴.....	9

1 はじめに

このたびは当社製品をご購入いただき、ありがとうございます。

本製品は、アナログ・デバイセズ社 DSP である Blackfin ADSP-BF592 を使用したオーディオ DSP ボードです。本製品 TUNA-CAN の特徴は以下の通りです。

- 90mm×36mm のサイズと小型です
- ブレッドボードを使って拡張ができ、実験に最適です
- 基板の動作に必要な電源は基板にて生成するため、USB ケーブルを挿入、又は 5V を供給すれば動作いたします
- SPI フラッシュメモリ搭載なので、外部データの保存も可能です

また、ADSP-BF592 プロセッサの特徴は以下の通りです。

- 最大 400MHz コアクロックで動作し、2 個の MAC(積和演算器)により、800MMACs(メガ積和演算/秒)のパフォーマンスに達します
- 遅延なしで動作可能な L1 SRAM を 68k バイト内蔵
- C ランタイムライブラリ、VDK RTOS コードが書かれた L1 ROM を内蔵
- 省電力
- 2 個の SPI、2 個の SPORT、1 個の UART、1 個の PPI
- 9 個のペリフェラル DMA チャンネルと、2 個のメモリ間 DMA チャンネル
- 9×9mm の LFCSP パッケージ

詳細は、アナログ・デバイセズ社の ADSP-BF592 のサイトを参照ください。

<http://www.analog.com/jp/processors-dsp/blackfin/adsp-bf592/processors/product.html>

関連する技術資料は、以下を参照ください。

<http://www.analog.com/jp/processors-dsp/blackfin/adsp-bf592/processors/technical-documentation/index.html>

- 回路図やサンプルプログラムは、以下のサイトを参照ください。

<http://kaneko-sys.co.jp/support/>

1.1 パッケージ内容

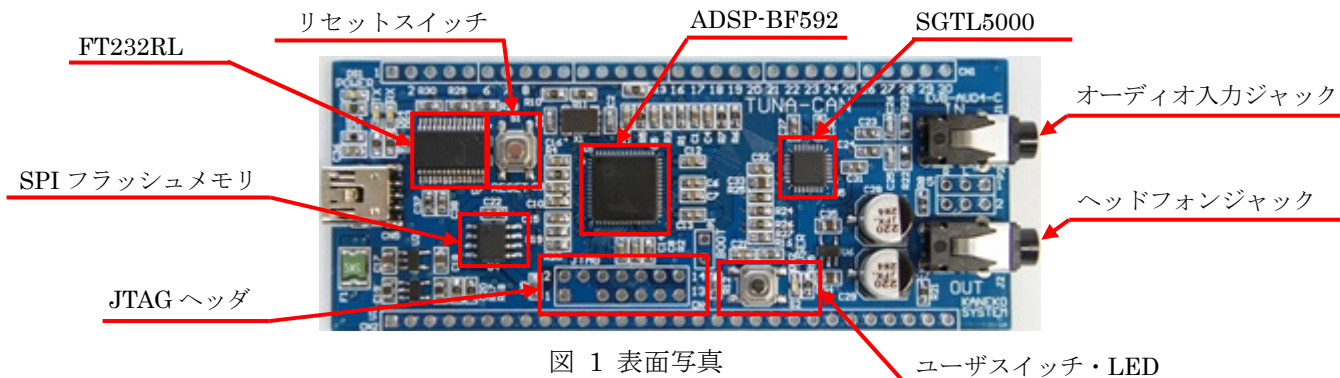
TUNA-CAN のパッケージには、以下が含まれます。

表 1 パッケージ内容

内容	数量
TUNA-CAN ボード	1 枚
USB ケーブル	1 本
40×1 列 ピンヘッダ 折ってお使いください	2 本
ジャンパピン	1 個
JTAG 用 13 ピンコネクタ	1 個

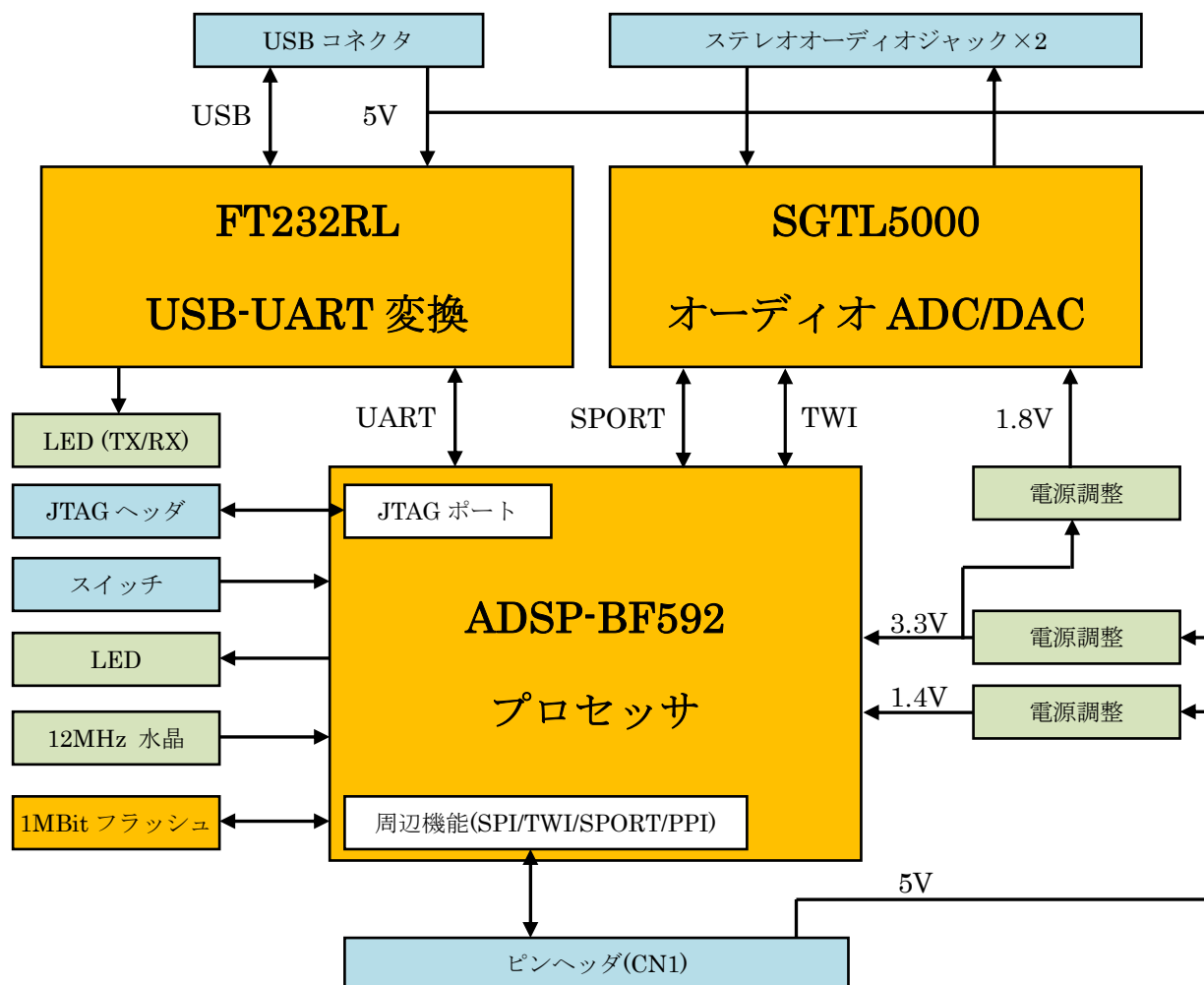
2 ハードウェア・リファレンス

2.1 製品外観



2.2 ブロック図

ここでは、TUNA-CAN ボード上のプロセッサの構成を説明します。



TUNA-CAN は、ADSP-BF592 Blackfin プロセッサを中心に、以下の機能で構成されています。

- FT232RL
- SGTL5000
- USB コネクタ
- 3.5mm オーディオジャック×2
- JTAG ヘッド
- スイッチ
- LED×4 (電源確認用、UART TX/RX、ユーザ用)
- 12MHz 水晶
- 1MBit SPI フラッシュメモリ
- 3.3V リニアレギュレータ
- 1.4V リニアレギュレータ
- 1.8V リニアレギュレータ (SGTL5000 アナログ電源用)

2.3 外形寸法

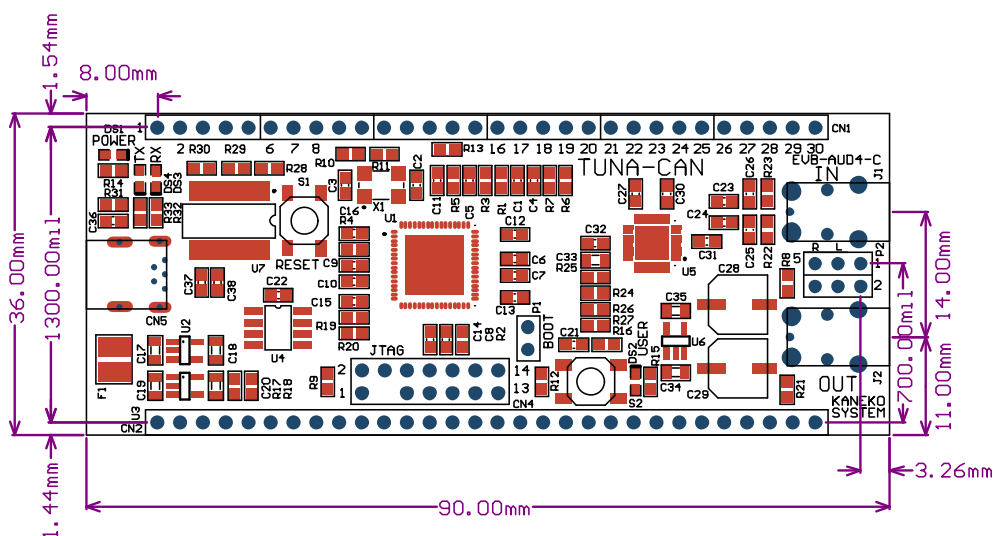


図 3 基板外形図

※100mil = 2.54mm

2.4 電気特性

表 2 電気特性

項目	条件	記号	min	typ	max
供給電圧	—	VCC_5V	4.5V	5V	5.5V
5V 供給時の消費電流 (実測・参考値)	CCLK:396MHz SCLK:99MHz	ICC	—	96mA	
	CCLK:348MHz SCLK: 87MHz		—	88mA	

	CCLK:300MHz SCLK:75MHz		—	80mA	
	CCLK:252MHzx SCLK:63MHz		—	71mA	
	CCLK:204MHz SCLK:51MHz		—	64mA	
	CCLK:144MHzx SCLK:36MHz		—	54mA	

電流測定条件

- ・ Visual DSP++から JTAG-ICE を使ってプログラムを実行
- ・ 出荷時のプログラム（オーディオトークスルー）を実行
- ・ PLL と UART の設定値以外プログラムは同一

消費電流は参考値です。プログラムや使用するペリフェラル、動作環境によって異なりますので、供給側の出力電流は余裕をもった設計にしてください。

2.5 CN1 コネクタ仕様

※ 各表の入出力は、ADSP-BF592 からみたもので、信号名の最後に # が付く名前は、負論理（Low アクティブ）であることを示します。

※ 各ピンの詳細は、アナログ・デバイセズ社「ADSP-BF59x Blackfin Processor Hardware Reference」を参照ください。

表 3 CN1 コネクタ仕様

ピン番号	信号名	入出力	説明
1	VCC_5V	—	5V 電源 USB から供給される電源です。お使いの環境によっては 5V ではない場合があります。USB を接続しない場合は、このピンから電源を供給してください。
2	VCC_3V3	—	3.3V 電源出力 出力可能電流は 50～100mA 程度です。ユーザ側で利用する場合は消費電流にご注意ください。
3	GND	—	電源グラウンド
4	UART_TX	出力	UART_TX
5	UART_RX	入力	UART_RX
6	SPI0_SCK	入出力	SPI0_SCK
7	SPI0_MOSI	出力	SPI0_MOSI
8	SPI0_MISO	入力	SPI0_MISO
9	PF10	入出力	PF10/TMR1/PPI_FS2

10	PF9	入出力	PF9/TMR0/PPI_FS1/SPI0_SSEL3
11	I2C_SCL	入出力	I2C クロック 2k Ω でプルアップされています。
12	I2C_SDA	入出力	I2C データ 2k Ω でプルアップされています。
13	PPI_CLK	入力	PPI クロック入力 100k Ω でプルダウンされています
14	PG15	入出力	PG15/SPI1_SSEL6/PPI_D7/TACLK2
15	PG14	入出力	PG14/SPI1_SSEL4/PPI_D6/TACLK1
16	PG13	入出力	PG13/SPI1_SSEL1/SPI1_SS/PPI_D5
17	PG12	入出力	PG12/SPI1_SSEL2/PPI_D4/WAKEN2
18	GND	—	電源グラウンド
19	PG11	入出力	PG11/SPI1_SSEL5/PPI_D3
20	PG10	入出力	PG10/SPI1_MISO/PPI_D2
21	PG9	入出力	PG9/SPI1_MOSI/PPI_D1
22	PG8	入出力	PG8/SPI1_SCK/PPI_D0
23	PG7	入出力	PG7/TFS0/SPI1_SSEL7
24	PG6	入出力	PG6/TCLK0
25	PG5	入出力	PG5/DT0PRI/SPI1_SSEL6
26	PG3	入出力	PG3/RFS0/PPI_FS3
27	PG2	入出力	PG2/RSCLK0/SPI0_SSEL5
28	PG1	入出力	PG1/DR0PRI/SPI1_SSEL1/WAKEN3
29	PG0	入出力	PG0/DR0SEC/SPI0_SSEL1/SPI0_SS
30	GND	—	電源グラウンド

2.6 CN2 コネクタ仕様

CN2 コネクタは基板固定のためのコネクタで、すべて未接続です。

表 4 CN2 コネクタ仕様

ピン番号	信号名	入出力	説明
1 ~ 30	NC	—	未接続

2.7 P1 コネクタ仕様

P1 コネクタは ADSP-BF592 の BMODE1 ピンに接続されており、UART ブートを行う際に

設定します。

表 5 P1 コネクタ機能表

操作	説明
オープン	SPI フラッシュメモリブートモードに設定します。
ショート	UART ブートモードに設定します。

2.8 JTAG ヘッド

表 6 JTAG ピンヘッド

ピン番号	信号名	ピン番号	信号名
1	GND	2	EMU#
3	(KEY)	4	GND
5	NC	6	TMS
7	GND	8	TCK
9	GND	10	TRST#
11	GND	12	TDI
13	GND	14	TDO

JTAG ヘッドには、以下の JTAG-ICE を使用することが可能です。

表 7 JTAG-ICE

製品名	備考
Analog Devices ADZS-HPUSB-ICE	http://www.analog.com/jp/processors-dsp/blackfin/usb-emulator/bf/processors/product.html
Analog Devices ADZS-USB-ICE	http://www.analog.com/jp/processors-dsp/blackfin/usb-emulator/bf/processors/product.html
Analog Devices ADZS-100B-ICE	http://www.analog.com/jp/processors-dsp/blackfin/emulator-100/processors/product.html
gnICE+	http://docs.blackfin.uclinux.org/doku.php?id=hw:jtag:gnice-plus

3 ソフトウェアに関して

出荷時は、オーディオ入力から入力された信号をヘッドフォンに出力する単純なプログラムが書き込まれています。

3.1 使用可能なコンパイラ

コンパイラには以下のものが使用可能です。インストール方法やチュートリアルは、当社[サポートサイト](#)の各種インストール・チュートリアルのPDFを参照ください。

表 8 使用可能コンパイラ一覧

製品名	URL
Visual DSP++	http://www.analog.com/jp/evaluation/vdsp-pp-sbf/eb.html
CrossCore Embedded Studio	http://www.analog.com/jp/evaluation/adswt-cces/eb.html
gcc	http://blackfin.uclinux.org/gf/project/toolchain

3.2 SPI フラッシュメモリへの書き込み

SPI フラッシュメモリへの書き込みは、下記のツールが対応しています。

Blackfin BlueBoot

<http://blackfin.uclinux.org/gf/project/bfin-blueboot/>



【ご注意】

- このツールは UART ブートを利用して SPI フラッシュを書き換えます。**P1 コネクタをショート**し UART ブートに切り替えてからリセットボタンを押してください。
- アプリケーションに指定できるファイルは、ldr 形式のバイナリフォーマットです。ldr ファイルは、ELF 形式(.dxe)から gcc に含まれている bfin-elf-ldr を使用して変換ができます。コマンド例は以下の通りです。

```
bfin-elf-ldr -T BF592 -c [ldr_file_name] [dxe_file_name] --bmode spi
```

詳細は、こちらをご覧ください。

CuBeatSystems

<http://shintamain.jp.blogspot.jp/search/label/Blackfin%20BlueBoot>

http://shintamain.jp/software/bfin-blueboot/bfin-blueboot_ja.html

4 更新履歴

版	更新日	更新内容
第 1 版	2013/02/04	初版発行
第 2 版	2013/02/18	P5 2-4 電気特性を追加 P8-9 3 ソフトウェアに関してを追加